

## Progetto di amplificatori RF in tecnologia CMOS

1

## Ricevitori integrati in tecnologia CMOS

- Esempio di applicazioni: GSM (900 MHz)  
DECT (1.9 GHz)
- Obiettivo: implementazione della sezione RF/IF e di quella in banda base del ricevitore in un'unica tecnologia

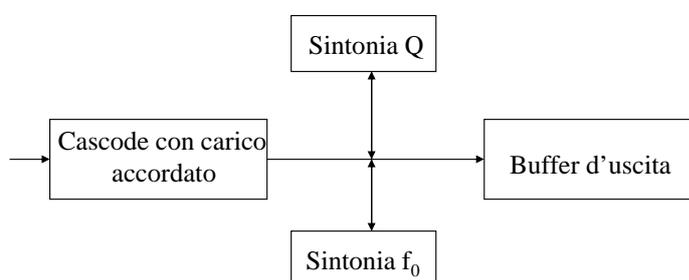
2

## Requisiti di sistema

- Banda passante compresa tra 25 e 35 MHz per applicazioni a 900 MHz ( $Q \cong 30$ )
- $S_{21} = 10-20$  dB
- $NF = 6-7$  dB
- Adattamento in ingresso e uscita

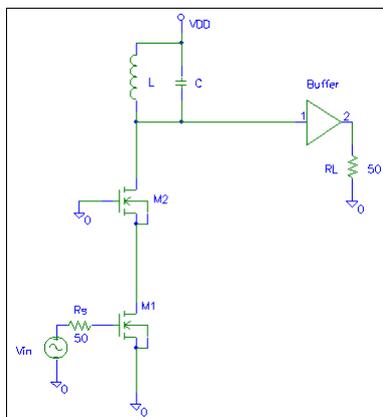
3

## Schema a blocchi del LNA



4

## Cascode con carico accordato /1



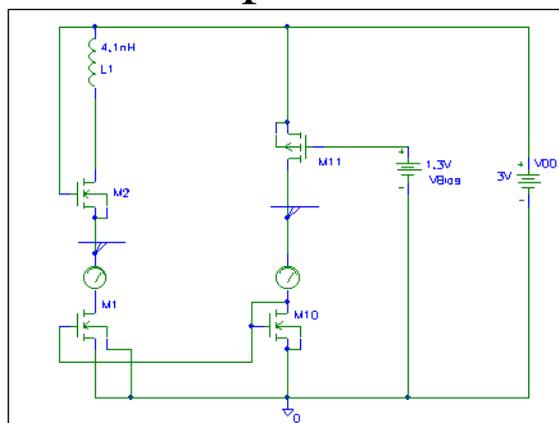
5

## Cascode con carico accordato /2

- Guadagno alla risonanza:  $A_V = -\frac{g_{M1}}{G_{Tot}} A_{Buffer}$
- $G_{Ind} \cong 1/78 \text{ S}$  a 900 MHz con  $L=4.1\text{nH}$  e  $Q \cong 3$  (con le tecnologie attuali si arriva a 15)
- Elevati valori di  $g_{M1}$  sono richiesti per ottenere l' $S_{21}$  desiderato.

6

## Circuito di polarizzazione



Il cascode è polarizzato in corrente attraverso lo specchio M10-M11

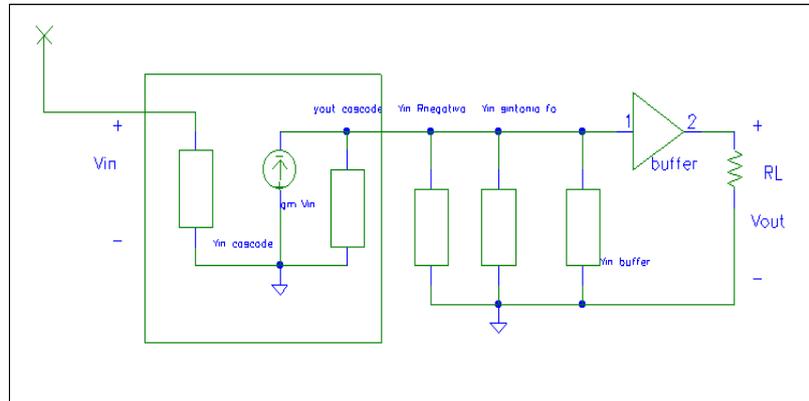
7

## Modello del sistema /1

- Si utilizza un modello unilaterale per il LNA, essendo di tipo cascode
- Si inserisce una impedenza a parte reale negativa per tener conto del circuito di Q-enhancement
- In parallelo si considerano anche l'impedenza di ingresso del circuito di sintonia di  $f_0$  e del buffer di uscita

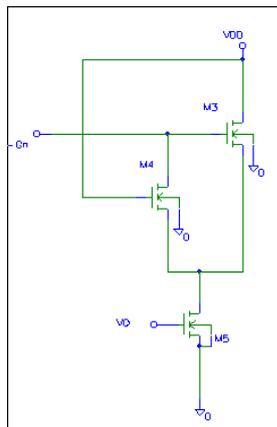
8

## Modello del sistema /2



9

## Blocco Q-enhancement



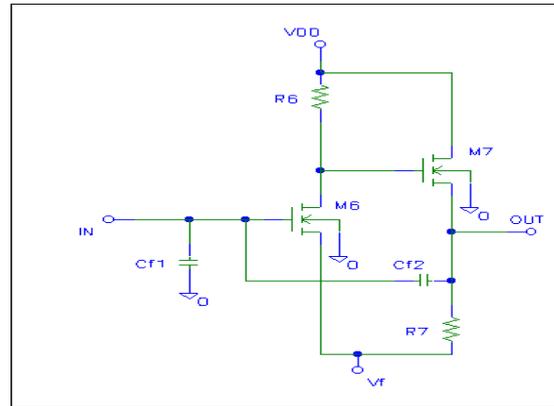
$$G_{Tot} = G_{Ind} + G_n$$

$$G_n = -\frac{g_{M3}g_{M4}}{g_{M3} + g_{M4}}$$

- La reazione positiva produce  $G_n$  negativa, sintonizzabile attraverso  $V_o$

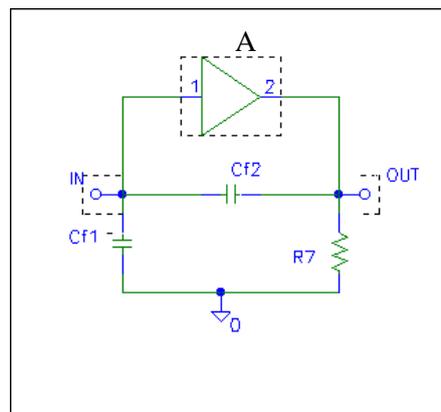
10

## Blocco per la sintonia di $f_0$ /1



11

## Blocco per la sintonia di $f_0$ /2

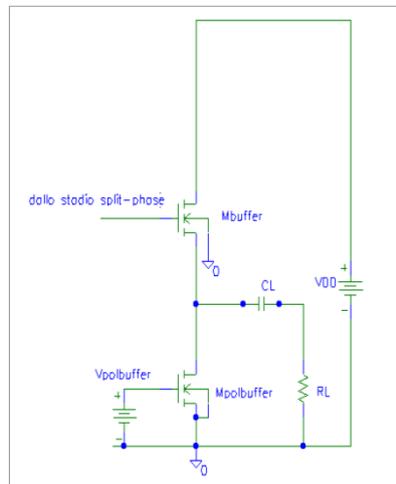


- Al variare di  $V_f$  varia  $g_{m6}$  e quindi  $C_{Tot}$  e si ottiene la sintonia in frequenza.

$$C_{Tot} = C_{f1} + C_{f2}(1 - A) = C_{f1} + C_{f2}(1 + g_{m6} \cdot R_6)$$

12

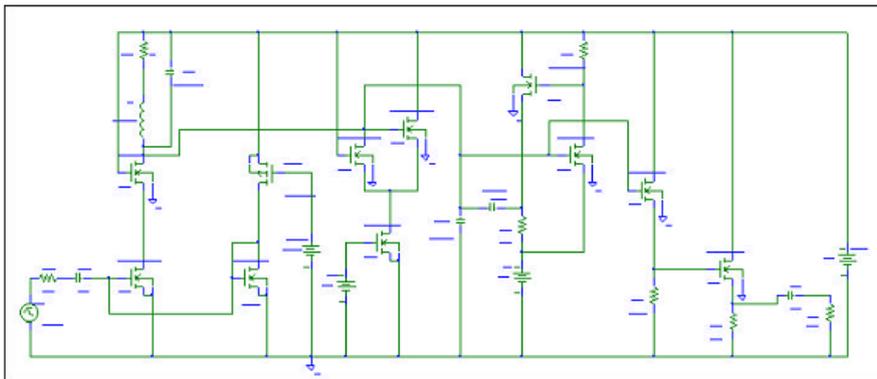
## Buffer d'uscita



- Adattamento a  $50 \Omega$  del carico attraverso 1 o più livelli di buffer

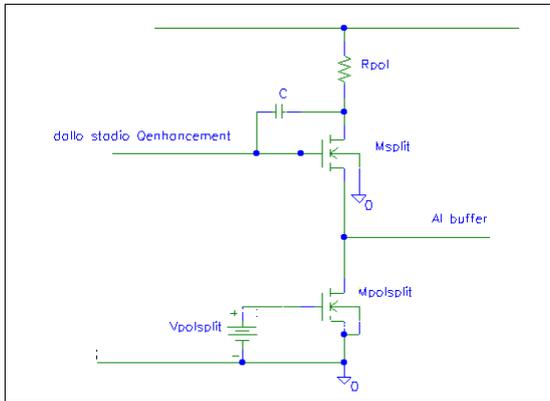
13

## I Schema dell'amplificatore



14

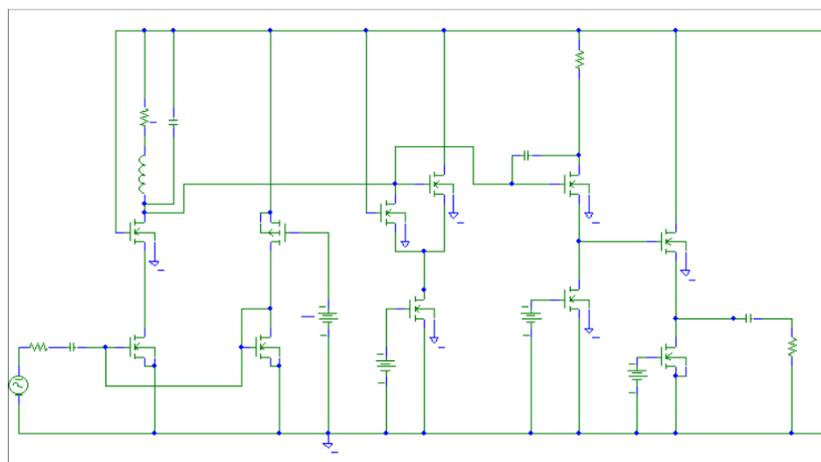
## Lo stadio Split-phase



- Impiego dello stadio:
  - Sintonia  $f_0$  al variare della polarizzazione.
  - Primo livello di buffer.

15

## II Schema dell'amplificatore



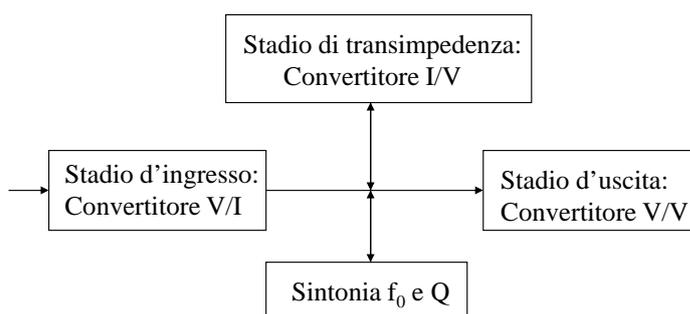
16

## Prestazioni simulate

- Guadagno: 12 dB
- NF: 6.5 dB
- $f_0$ : 951-954 MHz (**insufficiente**)
- RL in uscita: -9.7 dB
- BW: 24-35 MHz
- Vdd: 5 V

17

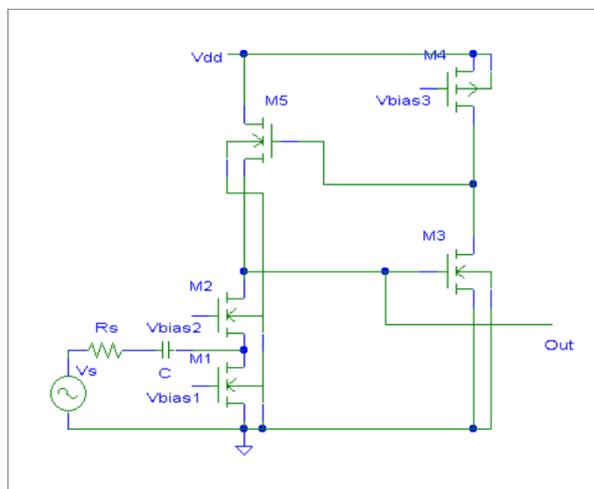
## Schema a blocchi del LNA<sup>1</sup>



1. Y. Chang, J. Choma, J. Wills, "A 900MHz Active CMOS LNA with a Bandpass Filter," SSMSD 99, Southwest Symposium on Mixed-Signal Design, Tucson 1999.

18

## Stadio d'ingresso + transimpedenza



19

## Funzione di trasferimento del LNA

- La transimpedenza presenta ingresso e uscita sullo stesso nodo
- In bassa frequenza l'impedenza viene abbassata dalla controreazione, poi sale per diminuzione effetto della reazione (cala con la frequenza il guadagno d'anello) e si ha andamento induttivo, fino alla coppia di poli complessi coniugati
- Nei poli si ha risonanza, e comportamento capacitivo a frequenze superiori (A, B, C, D dipendono dai parametri dei MOS):

$$A_V(s) = \frac{g_{m2}(C_2 + C_3)}{2C} \frac{s + D}{s^2 + sA + B}$$

20



## Dimensionamento della rete

- La sintonia su  $G_n$  è ottenuta variando  $g_{M6}$  attraverso  $V_{bias5}$

- Si trova che:

$$\omega_0 \cong \sqrt{\frac{g_{m3}g_{m5}}{C}}$$

- La frequenza centrale è variata con  $g_{m5}$  agendo su  $V_{bias4}$